ЭЛЕМЕНТЫ И СХЕМЫ

УДК 621.382

ЭНЕРГОЭФФЕКТИВНЫЙ LVDS-ПЕРЕДАТЧИК СИГНАЛОВ

Ю.Ф. Адамов, заведующий сектором Института проблем проектирования в микроэлектронике (ИППМ) РАН, д.т.н.; adamov@ippm.ru
А.В. Братов, ведущий инженер компании ADSANTEC (Калифорния, США)
Н.М. Горшкова, старший научный сотрудник ИППМ РАН, к.т.н.;gorshkovan@bk.ru
А.А. Грюншпан, ведущий инженер компании ADSANTEC (Калифорния, США)

Ключевые слова: *интегральные микросхемы, скоростные интерфейсы типа LVDS, LVDS- передатчик, снижение энергопотребления.*

Введение. В современных микросхемах информационные потоки возросли до уровня нескольких гигабит в секунду. Для передачи гигабитных информационных потоков требуются волноводные линии связи и согласованные с ними скоростные интерфейсы. Наиболее распространенным скоростным интерфейсом для локальных связей в цифровых устройствах является Low-Voltage Differential Signaling (LVDS) [1, 2]. Дифференциальный сигнал LVDS передается парой экранированных проводов с волновым сопротивлением 50 Ом.

Основное преимущество LVDS-интерфейса – небольшой логический перепад сигнала 250–400 мВ [1]. Он позволяет снизить потери энергии в линии связи. Кроме того, допускается достаточно большое синфазное смещение дифференциального сигнала, что очень важно при различии потенциалов общей шины в приемнике и передатчике.

Кроме энергии для передачи сигнала требуется дополнительная энергия на согласование импедансов приемника, передатчика и линии связи. Со стороны приемника согласующий резистор с номиналом 100 Ом подключается между сигнальными проводниками. Сопротивление передатчика для каждого выхода должно быть 50 Ом [2].

В статье анализируются возможные варианты реализации энергоэффективного LVDS- передатчика.

Варианты построения передатчика. Стандарт [2] определяет ряд важных параметров LVDS-передатчика:

логический перепад ..... 325±75 мВ
уровень синфазного смещения
дифференциального сигнала ..... 1,125±0,2 В
выходное сопротивление каждого выхода
на низкой частоте ..... от 40 до 140 Ом
разность выходных сопротивлений
дифференциальных выходов, не более..... 6%

Структура канала связи приведена на рис. 1.

Выходной каскад передатчика содержит низкоомные транзисторные ключи, коммутирующие линии связи с источниками тока или напряжения. Возможны три основных варианта построения выходного каскада (рис. 2).

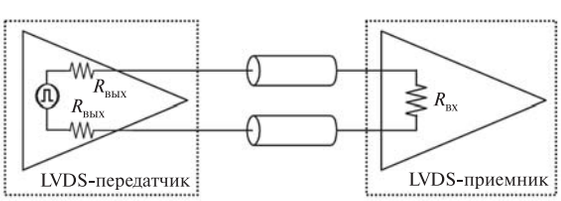

Рис. 1

В первом варианте (рис. 2,*а*) линии связи переключаются между источниками втекающего и вытекающего токов. Для согласования импедансов между линиями включаются дополнительные резисторы. Требуемое синфазное смещение сигналов достигается с помощью обратной связи с одним из источников тока. Это решение самое простое и распространенное. Основной недостаток – удвоение выходного тока, вызванное дополнительными согласующими резисторами.

Во втором варианте (рис. 2,*б*) ключи коммутируют линии связи только с одним источником тока. Согласующие резисторы постоянно подключены к источнику напряжения. При волновом сопротивлении экранированного проводника 50 Ом согласующие сопротивления также должны быть по 50 Ом. Ток для согласования импедансов будет вдвое больше тока линии связи. Это решение самое простое, но энергетически невыгодное. Применяется очень редко.

В третьем варианте (рис. 2,*в*) ключи коммутируют линии связи между источниками напряжения. Согласующие резисторы включены последовательно с линией. Выходное сопротивление передатчика является суммой сопротивлений источника напряжения, транзисторного ключа и согласующего резистора. Это решение самое сложное, но обеспечивает минимальный выходной ток, равный току в линии связи.

Схемотехника энергоэффективного LVDS-передатчика. На рис. 3 приведена схема быстродействующего передатчика, построенного на КМОП и биполярных транзисторах. Схема содержит входной усилительный и выходной коммутирующий каскады. На входы $I_{пп}$, $I_{пр}$ поступает дифференциальный сигнал с амплитудой 0,3–0,4 В с выхода переключателя тока с резистивной нагрузкой. Эмиттерные повторители смещают этот сигнал примерно на 2 В, обеспечивая нормальную работу первого усилительного каскада. Ключевые транзисторы выходного каскада переключаются в противофазе и коммутируют выходные цепи со стабилизируемыми источниками напряжения.

Для стабилизации опорных коммутируемых напряжений V_H, V_L использованы быстродействующие операционные усилители. Согласующие резисторы R_S включены последовательно в выходные цепи. Нелинейность сопротивления

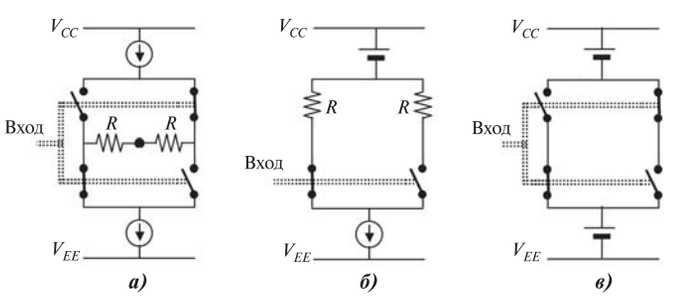

Рис. 2

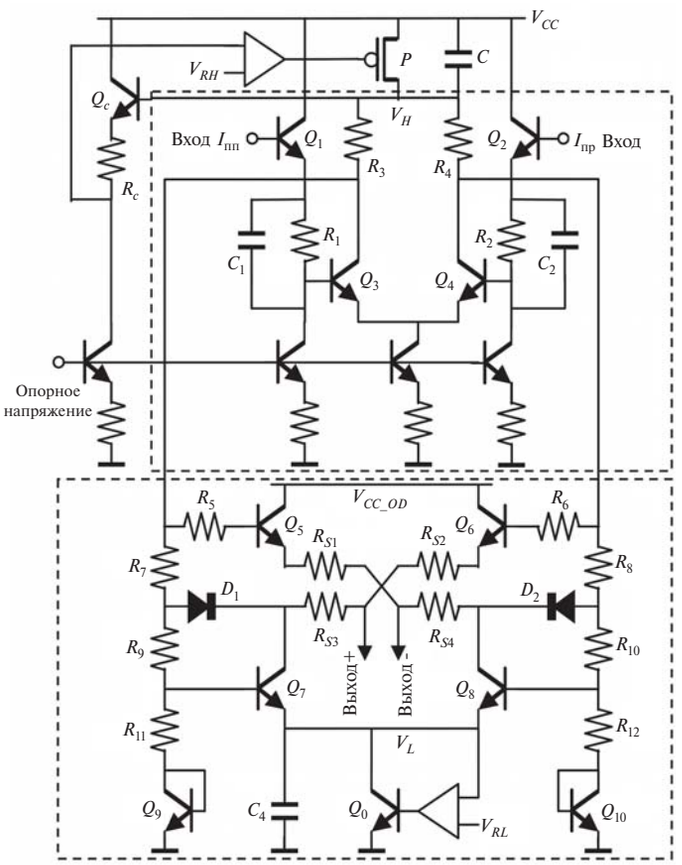

Рис. 3

верхних коммутирующих ключей Q_5, Q_6 компенсируется резисторами R_5 и R_6. Ограничение насыщения и нелинейность сопротивления нижних ключей Q_7, Q_8 компенсируются резисторами R_9, R_{10} и диодами D_1, D_2. Логический перепад определяется резисторами R_7, R_8. Синфазное смещение сигнала задается опорными напряжениями на входах операционных усилителей V_{RH}, V_{RL}.

Схема передатчика достаточно сложна и требует оптимизации параметров элементов для достижения требуемых выходных параметров передатчика.

Экспериментальные исследования LVDS-передатчика. Реализован LVDS- передатчик в составе тестового кристалла, изготовленного по БиКМОП-технологии с минимальными размерами элементов 0,35 мкм. Биполярные гетероструктурные транзисторы со слоем кремний-германий в базе характеризуются граничной частотой усиления 50 Ггц [3].

Измерения тестовых кристаллов показали хорошее соответствие расчетных и экспериментальных параметров. Расчетное значение максимальной выходной частоты дифференциального сигнала 1,2 ГГц. Подтвердить быстродействие измерениями удалось до частоты 800 МГц. Измерения сигналов более высоких частот не проводилось из-за ограничений параметров измерительной аппаратуры. Основные параметры передатчика приведены в таблице.

Наименование параметра	Значение параметра			
	Стандарт, минимум	Стандарт, максимум	Расчет	Измерения
Напряжение питания, В	3,1	3,5	3,3±0,2	3,3±0,2
Выходное дифференциальное напряжение, В	0,25	0,40	0,28÷0,36	0,27÷0,30
Напряжение смещения выходного сигнала, В	1,125	1,275	1,16	1,15
Выходной импеданс на низкой частоте, Ом	40	140	47÷117	88÷95
Выходной импеданс на высокой частоте, Ом	40	140	43÷123	52÷88
Потребляемый ток на высокой частоте, мА	–	–	4,1÷5,6	4,4÷5,2
Выходной ток при замыкании выхода на общую шину, мА	–	40	16,5	21÷22
Выходной ток при замыкании выходов между собой, мА	–	12	6,5	5,4÷5,6
Диапазон выходных частот, МГц	–	–-	500	500
Длительность фронта и среза выходных импульсов, пс	300	500	400	370÷400

Заключение. Почти двукратное снижение потребляемой мощности LVD-передатчика достигается путем использования структуры выходного каскада с коммутируемыми источниками напряжения. Для достижения высокого быстродействия (более 1 ГГц) эффективно применение БиКМОП-технологии с гетероструктурными *n-p-n* биполярными транзисторами. Проектирование LVDS-передатчиков требует комплексной оптимизации параметров элементов для удовлетворения требований стандартов.

ЛИТРАТУРА

1. ANSI/TIA/EIA-644-1995. Electrical Characteristics of Low Voltage Differential Signaling (LVDS) Interface Circuits. – Telecommunications Industry Association, March 1996.
2. IEEE Standard 1596.3-1996. IEEE Standard for Low-Voltage Differential Signals (LVDS) for Scalable Coherent Interface (SCI). – July 1996.
3. **Mandal G., Mandal P.** Low Power LVDS. Transmitter With Low Common Mode Variation. For 1Gb/s-per Pin Operation /Proceedings of the International Symposium on Circuits and Systems. – 2004 . – Vol. 1. – P. 1120 – 1123.

Получено 01.08.11

Не забудьте подписаться на журнал «Электросвязь»

• **во всех почтовых отделениях по каталогам:**
«Агентство «Роспечать», индекс – 71107; «Пресса России», индекс – 41411; «Почта России», индекс – 61854;

• **через альтернативные агентства:**
«Урал-Пресс», тел. (495) 789-8636; «Интер-Почта 2003», тел. (495) 788-0060; «Артос-Гал», тел.(495) 981-0324;
«Глобал Пресс Логистик», тел. (499) 269-0900;

• **в редакции журнала «Электросвязь»**
тел. (495) 625-84-36, e-mail: tim@elsv.ru www.elsv.ru